

## PATENT ABSTRACTS OF JAPAN

(11)Publication number : 10-012694

(43)Date of publication of application : 16.01.1998

(51)Int.Cl.

H01L 21/68

H01L 21/66

(21)Application number : 08-164087

(71)Applicant : HITACHI LTD

(22)Date of filing : 25.06.1996

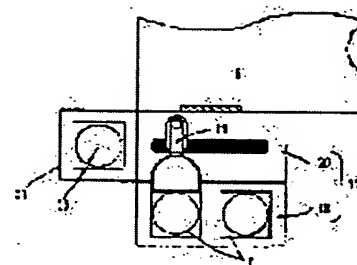
(72)Inventor : SUZUKI YASUMICHI  
TAMOTO YOICHIRO  
IWASAKI TAKEMASA

## (54) SEMICONDUCTOR MANUFACTURING SYSTEM

(57)Abstract:

PROBLEM TO BE SOLVED: To prevent inspections associated with a process treatment from giving influences on the commencement of the manufacturing work of a product by providing a passage exclusively used for carrying wafers treated by means of a treating device to be inspected and analyzed to an inspection device and analyzer independently from a carrying system for supplying and recovering produced wafers to the treating device.

SOLUTION: A load locking section 17 for delivering wafer containers 7 to an intrabay carrying vehicle 7 is provided on the entire surface of a treating device 5 and an interface section 21 which recovers inspected wafers 16 is provided adjacently to a handling section 20. In the interface section 21, keeping mechanisms which can stock the inspected wafers 16 and wafer containers 7 are provided above and below a wafer carrying surface in addition to an inspected wafer recovering mechanism. Therefore, unnecessary carrying of wafers can be omitted.



## LEGAL STATUS

[Date of request for examination]

03.10.2001

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the  
examiner's decision of rejection or application  
converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of  
rejection][Date of requesting appeal against examiner's decision  
of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

\* NOTICES \*

Japan Patent Office is not responsible for any damages caused by the use of this translation.

- 1.This document has been translated by computer. So the translation may not reflect the original precisely.
- 2.\*\*\*\* shows the word which can not be translated.
- 3.In the drawings, any words are not translated.

---

CLAIMS

---

[Claim(s)]

[Claim 1] The semiconductor manufacturing system characterized independently by having inspection processed with the processor, and the exclusive way where even test equipment and analysis equipment convey the wafer for analysis with the carrier system which sets to a semiconductor manufacturing system, and supplies and collects product wafers to a processor.

[Claim 2] The exclusive conveyance way of the wafer for inspection and analysis is a semiconductor manufacturing system with which it is characterized by the number of conveyance units being one in a semiconductor manufacturing system according to claim 1.

[Claim 3] The semiconductor manufacturing system characterized by having the loader and cassette installation mechanism of the exclusive use which performs supply of a checking wafer, and recovery separately from the loader for product wafers to each equipment in a claim 1 or a semiconductor manufacturing system given in two.

[Claim 4] It is the semiconductor manufacturing system characterized by having the mechanism transferred to the back level conveyance mechanism in which have a wafer cassette transfer machine all over each equipment, and this transfer machine had the vertical direction conveyance mechanism in the claim 1 or the semiconductor manufacturing system given in two, and the checking wafer was lifted in the upper part.

[Claim 5] It is the semiconductor manufacturing system characterized by being conveyed in the state where it filled up with the air or inert gas which defecated the wafer within the airtight container when conveying the wafer for inspection and analysis in a claim 2 or a semiconductor manufacturing system given in three.

[Claim 6] The wafer used for inspection and analysis in a semiconductor manufacturing system according to claim 1 to 5 is a semiconductor manufacturing system characterized by equipment always keeping two or more sheets.

[Claim 7] For this case, the wafer sent to inspection and analysis equipment in a semiconductor manufacturing system according to claim 1 to 6 is a semiconductor manufacturing system characterized by equipment keeping it in the state where it put using the case of a sheet.

[Claim 8] The semiconductor manufacturing system with which the equipment for inspection and analysis is characterized by every inspection kind and installed collectively in a semiconductor manufacturing system according to claim 1 to 7.

[Claim 9] The semiconductor manufacturing system characterized by installing a memory mechanism in the case of the wafer for inspection and analysis, transmitting inspection and the analysis information which should be carried out to a test equipment side in a semiconductor manufacturing system according to claim 8, and this test equipment side sorting out.

[Claim 10] The semiconductor manufacturing system characterized by installing the equipment for inspection and analysis in every inspection kind and a hierarchy which bundles up and is different from a wafer processor in a semiconductor manufacturing system according to claim 1 to 6.

---

[Translation done.]

## \* NOTICES \*

Japan Patent Office is not responsible for any damages caused by the use of this translation.

- 1.This document has been translated by computer. So the translation may not reflect the original precisely.
- 2.\*\*\*\* shows the word which can not be translated.
- 3.In the drawings, any words are not translated.

---

DETAILED DESCRIPTION

---

[Detailed Description of the Invention]

[0001]

[The technical field to which invention belongs] this invention relates to the inspection method and system which carry out dummy inspection or product inspection, without being concerned with the inspection method and systems in a production line, such as a semiconductor, and barring the physical distribution of a product wafer.

[0002]

[Description of the Prior Art] Semiconductor production needs to carry out hundreds of processes by completion of wafer processing. When a foreign matter adheres at one process in this or inadequate processing is performed, an initial performance cannot be satisfied but the yield is reduced in many cases. It is carried out by the ED which raises the reliability of equipment continuing as this solution. However, processing of wafer processing making a film deposit or deleting is performed, and always trusting the processing state of present condition equipment, and producing it, since a cover processing state's changing [ an unnecessary deposition film ] a processing indoor wall gradually and very severe conditions are demanded as the submicron field has very higher still possibility that a process tolerance will reduce the yield.

[0003] For this reason, the process which inspects to the back before processing with a semiconductor device has increased very much. However, if the frequency of an inspection process is high, many evils have come out.

[0004] (1) In order to add an inspection process to process down stream processing further, the time to product completion is prolonged.

[0005] (2) In the wafer inspection for device managements, equipment cannot be worked but an equipment operating ratio falls until a judgment of groundbreaking is made by the inspection result.

[0006] As the above-mentioned solution, the method of distinguishing a device status with a process monitor is in JP,7-86167,A like a publication, and, as a result, it is going to reduce inspection frequency.

[0007] There is a method of installing a small foreign matter monitor in process equipment directly like the publication to JP,4-152545,A as other solution methods.

[0008]

[Problem(s) to be Solved by the Invention] When reducing inspection frequency by always carrying out the monitor of the device status, it becomes important to grasp exactly change of a signal which gives abnormalities to extraction and wafer processing of the parameter which should be supervised. However, a long time is taken to establish reliability that accumulation and analysis of a vast quantity of data are required to extract the above-mentioned parameter, and sufficient.

[0009] On the other hand, reduction-izing of chip area or high integration is performed for every short period of time, and, as for a semiconductor product, change of equipment itself is carried out depending on a process and the case. Even if it is going to arrange the database for monitors for every this time, sufficient reliability is not acquired, and it cannot be used for mass production as a result. Therefore, sufficient consideration is not made by grant of a monitor about mass-production application considering many of inspection as substitution.

[0010] Although it is not influenced of process change etc. on the other hand in order that the method which forms the conventional dust particle inspection into an on-machine to process equipment may acquire the information on a direct wafer, since it is premised on the influence of the vibration from equipment etc., and maintenance of an equipment throughput, many of conventional inspection items, such as being limited only to discovery of a big foreign matter, cannot be replaced, and it does not serve as reduction of a fundamental

inspection load. There is little possibility that the aforementioned dust-particle-inspection device can be installed without furthermore changing a floor space to all equipments on an equipment configuration.

[0011] It is difficult to replace the inspection at the time of mass production in the correspondence to an individual component engineering like before as mentioned above.

[0012] Moreover, it becomes indispensable carrying [ of that future production needs to separate those who are one of a wafer and the sources of raising dust as much as possible by detailed-ization of LSI that the wafer receipts and payments and conveyance by the help lead to the raising dust by the chipping etc. by planning diameter-ization of macrostomia of a wafer (200->300mmphi) from a viewpoint of the improvement in productivity, and shell automatic conveyance ] out.

[0013] Therefore, if it is going to carry out by the automatic conveyance vehicle including conveyance of an inspection wafer, in order to exceed a conveyance throughput, the processing wafer waiting state of a facility will increase and a capacity utilization rate will fall.

[0014] There is JP,4-352342,A as a method for securing a conveyance throughput. This patent is a method with which a stocker is adjoined, an inspection room is arranged, and an inspector checks the wafer from a stocker at any time while heightening wafer conveyance capacity by installing in a bay the independent conveyance way connected to conveyance between bays from a middle stocker and this middle stocker. however -- if it is used for a device-status check of an inspection wafer in the case of the aforementioned method -- an inspection result -- even coming out -- sufficient consideration to be unable to perform groundbreaking of a product wafer has not accomplished When it does not have an inspection room in a bay, when priority always tends to be given only to an inspection wafer and it is going to convey it, the balance of the whole conveyance system collapses and a long time is needed [ conveyance between bays is needed, and ] by product completion as a result. Conversely, if an inspection room is prepared for every bay, the operating ratio of test equipment will fall, the increase in a unit count will be needed, and the increase in investment cost and an inspection staff will not be avoided.

[0015] Although mileage between services will decrease if test equipment is individually arranged in a bay in order to reduce the waiting state of a facility, while an investment frame swells by making the number of test equipment increase to not changing, it becomes difficult to back up the number of times of conveyance at the time of test equipment failure.

[0016] In order to raise conveyance capacity, interference between conveyance devices increases the increase in conveyance devices, such as AGV, or there is no big effect only by producing expansion of a conveyance space.

[0017] Therefore, automation with many lines was limited to the part between bays or between bays, and in a bay, and it depended for other conveyances on the high help of flexibility.

[0018] The purpose of this invention is to offer check system to which the inspection accompanying process processing does not affect groundbreaking of a product in the conventional semiconductor mass-production line.

[0019]

[Means for Solving the Problem] In order to solve the above-mentioned technical problem, it is offering the conveyance system of an inspection wafer independently of conveyance of the product wafer accompanying process processing implementation, and it is offering the interface mechanism which can supply a wafer per sheet, without reducing TAT in the conveyance system of an inspection wafer from a process facility. Furthermore, in order to inspect the collected wafer efficiently, inspection and analysis equipment are arranged intensively.

[0020] A product wafer is delivered and received between process processors through loading and the unload mechanism which were installed in the equipment transverse plane by AGV etc. as usual. If premised on the amount of conveyances of only a product wafer, since equipment does not stop in the product waiting state with shortage of conveyance capacity since it can presume in advance by the application process and the unit count and indefinite elements, such as inspection frequency, can be eliminated further, it is not necessary to see a superfluous margin and to build a conveyance system, and cost suppression can be aimed at.

[0021] an inspection wafer -- usually -- per [ a lot (usually 25 sheets) ] -- although there are many cases of one sheet, this wafer is put on the takeoff connection of exclusive use after the end of process processing etc., without being contained by the cassette by which the product was laid A wafer is contained by the hermetically sealed enclosure of exclusive use in this portion, or it is put on an exclusive conveyance way in the state of raise in basic wages.

[0022] As for an exclusive conveyance way, the path to test equipment is constituted, and test equipment is collected as much as possible, and is installed. With the conventional line composition, conveyance of an inspection wafer was performed by the same conveyance system as a product wafer, or was performed with the help, and in order to reduce a conveyance load, test equipment was partially limited, even though it has arranged dispersedly or put together. By collecting inspection and analysis equipment, a wafer processor operating ratio becomes high, and while it can aim at the fall of plant-and-equipment investment, it becomes easy to back it up at the time of failure. Furthermore, the test equipment which the foreign matter level which should be managed becomes small and requires skill of SEM etc. with improvement in a process tolerance will increase increasingly from now on. However, since an expert is a small number, dispersion in inspection precision arises, or the inspection latency time increases. The sensitometry variation produced between the same equipment can amend easily by arranging test equipment in periphery, and specification of a poor cause is not overdue with precision dispersion. Thus, whenever the inspection facility has put together, inspection by the expert can expect by the minimum latency time. Moreover, when abnormalities are discovered by regular inspection, a detailed analysis can carry out continuously.

[0023]

[Embodiments of the Invention] Drawing 1 is the diagram-plan showing the conveyance layout in the clean room which is one example of this invention. Although this view has described only the conveyance line 1 in [ of one ] a bay typically, the number of lines required for semiconductor product completion is arranged in fact.

[0024] Wafer conveyance between the processors in this invention is performed by containing a wafer to a wafer cassette like the usual case. Under the present circumstances, any in an unreserved state and the state where it was contained by the wafer case are sufficient as a wafer cassette.

[0025] The bay conveyance line 3 is installed along the bay conveyance way 2, and the cassette stocker 4 is formed in contact with this bay conveyance line 3. The bay conveyance vehicle 6 of an owner orbit is usually installed near the ceiling portion from that this bay conveyance line 3 is not influenced of a processor 5, and securing conveyance capacity. the conveyance line 1 in a bay -- the aforementioned cassette stocker 4 -- an edge -- carrying out -- the outside from the bay conveyance way 2 -- being prolonged -- this -- it meets bay conveyance way 2 and a processor 5 is arranged Attachment and detachment of the wafer container 7 in an arbitrary position are possible for the conveyance line 1 in a bay, and, generally it is constituted by the conveyance vehicle 8 in a bay which two or more wafer containers 7 can arrange.

[0026] Independently of the aforementioned conveyance line, the inspection conveyance line 10 is built through the equipment interface 9 from each processor 5. On this inspection conveyance line 10, it has two or more conveyance units 11. The inspection conveyance line 10 has common line 10a in a single-sided bay, is further collected by another line 10b between bays, and is combined with inspection and the analysis equipment area 12. Here, it prevents being polluted with a conveyance line forming the space near a sealing state, and maintaining the interior by the air or inert gas which it defecated while a wafer conveys.

[0027] This inspection and the analysis equipment area 12 consist of a stocker 13, test equipment area 14, and analysis equipment area 15. Here, test equipment points out for example, the thickness-measurement equipment which operating frequency uses daily highly. On the other hand, analysis equipment mainly points out measurement of the atom used when the defect of detail non-Ming occurs to a wafer, and molecule level.

[0028] The conveyance vehicle 8 in a bay in which the wafer container 7 was laid moves along with the conveyance line 1 in a bay, it stops in front of a processor 5, and transfer of the wafer container 7 is performed. When each processor 5 was below the number of managements with the fixed number of foreign matters which the rule of product groundbreaking was decided for every processor, for example, usually processed the inspection wafer on process conditions before product wafer groundbreaking, and adhered to the wafer front face, construction work is started to a product wafer and the number of managements is exceeded, there is [ maintaining etc. and ].

[0029] The \*\*\*\*\* wafer 16 picked out from the processor 5 is conveyed with the inspection conveyance line 10 through the equipment interface 9, and is sent to inspection and the analysis area 12. In inspection and the analysis area 12, it is sent to the test equipment which should be carried out by the history card attached in the wafer cassette etc. sorting out, or analysis equipment. When test equipment is crowded and \*\*\*\*\* cannot be started, the wafer after an inspection end is kept by the stocker 13.

[0030] Each inspection result is sent to a processor 5 through an information system, and the groundbreaking propriety of a product wafer is decided. Especially when abnormalities are discovered by the wafer, it analyzes

in detail in the analysis equipment (for example, atom, molecule identification equipment, etc. which used electron ray and X-ray) area 15, and it uses for the cure of the abnormalities in equipment, or the abnormalities in a process.

[0031] The conveyance load of the inspection conveyance line 10 is low, and since an inspection result can be fed back to a processor 5 side in a short time, it can shorten the groundbreaking latency time of a product wafer, or the recovery time of equipment failure.

[0032] Although the inspection conveyance line 10 is installed to all the processors 5 in drawing 1, it is possible also in processability ability being stabilized, for example, excluding installation of the inspection conveyance line 10 of the low processor 5 of inspection frequency, and inspection using the conveyance line 1 in a bay, limiting to processor 5 group with high inspection frequency, and taking the balance of plant-and-equipment investment suppression and conveyance load reduction by building.

[0033] Drawing 2 is one example of the equipment configuration which realizes this method. There is the load lock section 17 which exchanges the wafer container 7 between the conveyance vehicles 8 in a bay all over a processor 5. This load lock section 17 consists of a wafer container fixed part 18 which fixes two or more wafer containers 7, and the handling section 20 which has the arm 19 which supplies or collects wafers to the ejection processor 5 from the wafer container 7. The interface section 21 which adjoins this handling section 20 and collects the inspection wafers 16 is installed. The deletion of still more unnecessary conveyance of the interface section 21 is attained by there being nothing only by the recovery mechanisms of the inspection wafer 16, and forming the inspection wafer 16 and the storage mechanism 22 which can stock the wafer container 7 further in the upper and lower sides of a wafer conveyance side.

[0034] When carrying out product wafer inspection, the inspection wafers 16 which passed through the processing in the drawer processor 5 are first collected from the load lock section 17 with an arm 19 again, and it returns to the interface section 21. The inspection wafer 16 of the interface section 21 is pushed up up by the vertical mechanism 23, and it goes into the inspection conveyance line 10, and is carried to inspection and the analysis equipment area 12, and wafer inspection is carried out at any time.

[0035] Drawing 3 is other one example of the equipment configuration which realizes this method. It has the vertical mechanism 22 in the load lock section 17, and the wafer container 7 is transported to the inspection conveyance line 10 after movement to height equivalent to the inspection conveyance line 10 after collecting the inspection wafers 16. Wafer supply on the inspection conveyance line 10 is attained without making the floor space of a processor 5 increase according to this method.

[0036] Drawing 4 shows one example in the case of using the sheet wafer case 24 for collecting the inspection wafers 16 from the interface section 21. Although premised on movement of the wafer container 7 in drawing 3, if the volume of a conveyance system is taken into consideration, it will be good to convey only the inspection wafer 16 and it will become possible in the state where it stopped low, in the required cleanliness in a conveyance system about dust antisticking under conveyance by putting a wafer into the sheet wafer case 24 further.

[0037] Where the intact inspection wafer 16 is inserted in the sheet wafer case 24, after plurality has lapped with the load lock section 17, it is laid on the vertical mechanism 22. From the topmost wafer, after sequential processing, it is returned to the sheet wafer case 24, and is carried with the inspection conveyance line 10 the whole case.

[0038] Although the vertical mechanism 23 is united with a processor 5 by drawing 24, you may install as a separate mechanism.

[0039] Drawing 5 is the external view of the inspection conveyance line 10. Since required you TERITEI differs from a space for every equipment, in case an under floor or an equipment rear face builds a conveyance system, interference tends to produce it. Then, a conveyance system is built into the ceiling portion of processor 5 transverse plane. The inspection wafers 16 for every bay are collected by fixing a wafer case to the conveyance unit 11 of an owner orbit.

[0040] As for the inspection conveyance line 10, it is good to build into the ceiling portion or under floor portion of the processor 5 whole surface so that it may not interfere with the conveyance line 1 in a bay, and the bay conveyance line 3. However, although cleanliness is high and conveyance in the unreserved state is possible for conveyance in a ceiling portion in a wafer directly under an air filter, in order to disturb the flow of the air of the whole equipment surface, it is necessary to make it convey, where a wafer is stood.

[0041] Drawing 5 is the external view of a clean room which installed inspection and the analysis equipment area 12 in another story. It is combined with inspection and the analysis equipment area 12 which were

established in the story in which the processor 5 is installed in the elevator 25, and another story in the part which the inspection conveyance line 10 converged. While distance from each processor 5 is made to the shortest and being able to isolate this inspection with much receipts and payments of people, and the analysis equipment area 12 by establishing inspection and the analysis equipment area 12 in another story, speeding up of inspection and reservation of inspection reliability become easy by stationing an inspection expert to under exclusive contract.

---

[Translation done.]



(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平10-12694

(43) 公開日 平成10年(1998) 1月16日

(51) Int.Cl. <sup>6</sup>	識別記号	庁内整理番号	F I	技術表示箇所
H 0 1 L	21/68		H 0 1 L 21/68	A
	21/66		21/66	Z

審査請求 未請求 請求項の数10 O L (全 5 頁)

(21) 出願番号 特願平8-164087

(22) 出願日 平成 8 年(1996) 6 月25日

(71) 出願人 000005108

株式会社日立製作所

東京都千代田区神田駿河台四丁目 6 番地

(72) 発明者 鈴木 康道

東京都小平市上水本町五丁目20番 1 号 株

式会社日立製作所半導体事業部内

(72) 発明者 田本 洋一郎

東京都小平市上水本町五丁目20番 1 号 株

式会社日立製作所半導体事業部内

(72) 発明者 岩崎 武正

東京都小平市上水本町五丁目20番 1 号 株

式会社日立製作所半導体事業部内

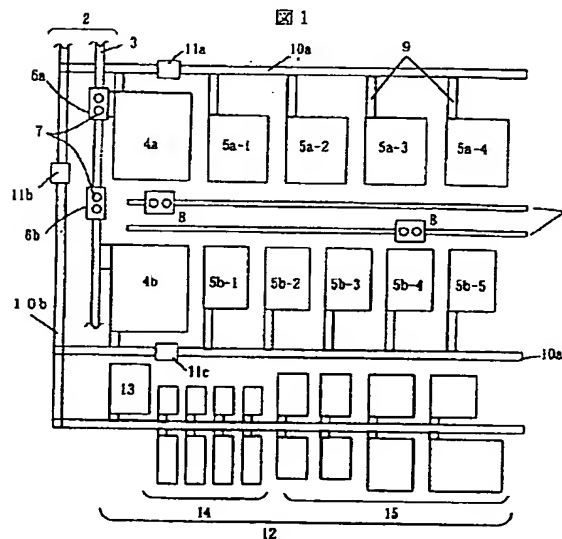
(74) 代理人 弁理士 小川 勝男

(54) 【発明の名称】 半導体製造システム

(57) 【要約】

【課題】 半導体処理装置の検査、QC等のウエハ搬送が増加し自動搬送が困難となる。

【解決手段】 製品搬送路とは別に検査ウエハと検査装置を結ぶ専用路を設ける。



## 【特許請求の範囲】

【請求項 1】半導体製造システムにおいて、製品ウエハを処理装置に供給、回収する搬送システムとは独立して、処理装置で処理した検査、解析用ウエハを検査装置、解析装置まで搬送する専用路を有することを特徴とする半導体製造システム。

【請求項 2】請求項 1 記載の半導体製造システムにおいて、検査、解析用ウエハの専用搬送路は搬送単位が一枚であることを特徴とする半導体製造システム。

【請求項 3】請求項 1、又は 2 記載の半導体製造システムにおいて、各装置には製品ウエハ用のローダーとは別個に検査用ウエハの供給、回収を行う専用のローダ、およびカセット載置機構を有することを特徴とする半導体製造システム。

【請求項 4】請求項 1、又は 2 記載の半導体製造システムにおいて、各装置の全面にはウエハカセット移載機を有し、該移載機は上下方向搬送機構を持ち、且つ検査用ウエハを上部に持ち上げた後水平搬送機構に移載する機構を有することを特徴とする半導体製造システム。

【請求項 5】請求項 2、又は 3 記載の半導体製造システムにおいて、検査、解析用ウエハを搬送する際、ウエハは密閉容器内で清浄化されたエアあるいは不活性ガスを充填された状態で搬送されることを特徴とする半導体製造システム。

【請求項 6】請求項 1 乃至 5 記載の半導体製造システムにおいて、検査、解析に使用するウエハは常に装置が複数枚を保管していることを特徴とする半導体製造システム。

【請求項 7】請求項 1 乃至 6 記載の半導体製造システムにおいて、検査、解析装置に送るウエハは枚葉のケースを使用し該ケースは積み重ねた状態で装置が保管していることを特徴とする半導体製造システム。

【請求項 8】請求項 1 乃至 7 記載の半導体製造システムにおいて、検査、解析用装置が検査種類毎、あるいは一括して設置されていることを特徴とする半導体製造システム。

【請求項 9】請求項 8 記載の半導体製造システムにおいて、検査、解析用ウエハのケースにメモリ機構が設置され、実施すべき検査、解析情報を検査装置側に伝達し、該検査装置側が選別することを特徴とする半導体製造システム。

【請求項 10】請求項 1 乃至 6 記載の半導体製造システムにおいて、検査、解析用装置が検査種類毎、あるいは一括してウエハ処理装置と異なる階層に設置されていることを特徴とする半導体製造システム。

## 【発明の詳細な説明】

## 【0001】

【発明の属する技術分野】本発明は半導体等の製造ラインにおける検査方法およびシステムに関わり製品ウエハの物流を妨げることなくダミー検査または製品検査を実

施する検査方法及びシステムに関する。

## 【0002】

【従来の技術】半導体生産はウエハ処理の完成までに数百の工程を実施する必要がある。この中の一工程で異物が付着したり、不十分な処理が行われる場合、初期性能を満足できず歩留まりを低下させる場合が多い。この解決策として、装置の信頼性を向上させる技術開発が継続して行われている。しかし、ウエハ処理は膜を堆積させたり、削る等の処理が行われ不要堆積膜が処理室内壁を覆い処理状態が徐々に変化すること、さらに加工精度がサブミクロン領域と非常に厳しい条件を要求されていること等から、現状装置の処理状態を常に信頼して生産することは歩留まりを低下させる可能性が非常に高い。

【0003】このため、半導体装置での処理前あるいは後に検査を実施する工程が非常に多くなっている。しかし、検査工程の頻度が高いと多くの弊害がでている。

【0004】(1) プロセス処理工程にさらに検査工程を付加するため製品完成までの時間が延びる。

【0005】(2) 装置管理用のウエハ検査の場合、検査結果で着工の判断が行われるまで装置を稼働できず装置稼働率が低下する。

【0006】上記解決策としては特開平7-86167に記載のようにプロセスモニタによって装置状態を判別する方法があり、この結果検査頻度を低減させようとしている。

【0007】他の解決方法としては特開平4-152545に記載のように小型の異物モニタをプロセス装置に直接設置する方法がある。

## 【0008】

【発明が解決しようとする課題】装置状態を常にモニタすることで検査頻度を低減する場合、監視すべきパラメータの抽出とウエハ処理に異常を与える信号の変化を的確に把握することが重要となる。しかし、上記のパラメータを抽出するには膨大なデータの蓄積と解析が必要であり十分な信頼性が確立されるまでに長時間を要する。

【0009】これに対して半導体製品は短期間毎にチップ面積の縮小化、あるいは高集積化が行われプロセス、場合によっては装置自体の変更が実施される。この度毎にモニタ用のデータベースを揃えようとしても十分な信頼性が得られず、結果的に量産に使用できない。従って、モニタの付与によって検査の多くを代用することは量産適用に関して十分な配慮がなされていない。

【0010】一方、従来の異物検査をプロセス装置にオンマシーン化する方式は直接ウエハ上の情報を得るためプロセス変更等の影響を受けないが、装置からの振動等の影響、装置処理能力の維持を前提とするため大きな異物の発見にのみ限定される等、従来の検査項目の多くは置き換えることはできず根本的な検査負荷の低減とはならない。さらに装置構成上すべての装置に床面積を替えることなく前記異物検査機器を設置できる可能性は少な

い。

【0011】 以上のように従来のような個別の要素技術に対する対応では量産時の検査を置き換えることは困難である。

【0012】 また、今後の生産はLSIの微細化により極力ウエハと発塵源の一つである人を分離する必要があること、生産性向上の観点からウエハの大口径化(200→300mmφ)が計画されており人手によるウエハ出し入れや搬送はチップング等による発塵につながることで、から自動搬送の実施が必須となる。

【0013】 従って、検査ウエハの搬送を含めて自動搬送車で実施しようとする、搬送処理能力を越えるため設備の処理ウエハ待ち状態が増加し設備稼働率が低下してしまう。

【0014】 搬送処理能力を確保するための方式として特開平4-352342がある。本特許はベイ内に中間ストックおよび該中間ストックからベイ間搬送に接続する独立の搬送路を設置することでウエハ搬送能力を高めると共に、ストックに隣接して検査ルームを配置しストックからのウエハを検査員が随時チェックする方式である。しかし、前記方法の場合、検査ウエハが装置状態確認のために使用すると検査結果がでるまで製品ウエハの着工ができないことに十分な配慮が成されていない。ベイに検査ルームを有しない場合ベイ間搬送が必要となり検査ウエハだけを常に優先して搬送しようとする搬送系全体のバランスが崩れて結果的に製品完成までに長時間が必要となる。逆にベイ毎に検査ルームを設けると、検査装置の稼働率は低下し装置台数の増加が必要となり、投資コストおよび検査要員の増加は避けられない。

【0015】 設備の待ち状態を低減するため、検査装置を個別にベイ内に配置すると搬送距離は低減するが搬送回数は変わらないのに対し、検査装置台数を増加させることで投資金額が膨らむと共に、検査装置故障時のバックアップが困難となる。

【0016】 搬送能力を向上させるため例えばAGV等の搬送機器の増加は搬送機器間の干渉が増加したり、搬送スペースの拡大を生じさせるだけで大きな効果はない。

【0017】 従って、多くのラインでの自動化は、ベイ間のみ、あるいはベイ間およびベイ内の一部に限定され、他の搬送はフレキシビリティの高い人手に頼っている。

【0018】 本発明の目的は、従来の半導体量産ラインにおいてプロセス処理に伴う検査が製品の着工に影響を与えないような検査システムを提供することにある。

【0019】

【課題を解決するための手段】 上記課題を解決するためにプロセス処理実施に伴う製品ウエハの搬送とは独立に検査ウエハの搬送系を提供することであり、検査ウエハの搬送系にプロセス設備からTATを低下させることなく枚集単位でウエハを供給できるインターフェイス機構を

提供することである。さらに、回収されたウエハを効率良く検査するため検査、解析装置を集中的に配置する。

【0020】 製品ウエハは従来と同様にAGV等により装置正面に設置されたロード、アンロード機構を介してプロセス処理装置との間で授受される。製品ウエハだけの搬送量を前提とすると、適用プロセスと装置台数により事前に推定できるため搬送能力の不足により装置が製品待ち状態で停止することは無く、さらに検査頻度等の不確定要素を排除できるため過剰な余裕をみて搬送系を構築する必要がなくコスト抑制が図れる。

【0021】 検査ウエハは通常ロット(通常25枚)当たり1枚の場合が多いが、該ウエハはプロセス処理等の終了後、製品が載置されたカセットに収納されることなく専用の取り出し部に置かれる。本部分でウエハは専用の密封容器に収納されるか、またはベアの状態専用搬送路にのせられる。

【0022】 専用搬送路は検査装置までの経路が構成され、検査装置は出来るだけ集約して設置する。従来のライン構成では検査ウエハの搬送は製品ウエハと同一搬送系で行うか、あるいは人手で行っており、搬送負荷を低減するため検査装置は分散して配置するか、集約するにしても部分的に限定されていた。検査、解析装置を集約することで、ウエハ処理装置稼働率は高くなり設備投資の低下がはかれると共に故障時のバックアップが容易となる。さらに、加工精度の向上と共に管理すべき異物レベル等が小さくなりSEM等の熟練を要する検査装置が今後ますます増加する。しかし、熟練者は少数であるため検査精度のばらつきが生じたり、検査待ち時間が増大する。検査装置を周的に配置することで同一装置間で生じる測定感度バラツキが容易に補正でき、精度ばらつきにより不良原因の特定が遅れることが無い。このように検査設備が集約していると常に熟練者による検査が最小の待ち時間で期待できる。また、定常検査で異常が発見された場合、詳細解析が連続して実施できる。

【0023】

【発明の実施の形態】 図1は本発明の一実施例であるクリーンルーム内の搬送レイアウトを示す線図的平面図である。本図では代表的に1本のベイ内搬送ライン1のみを記述しているが、実際には半導体製品完成に必要なライン数が配置される。

【0024】 本発明における処理装置間のウエハ搬送は通常の場合と同様、ウエハをウエハカセットに収納して行われる。この際、ウエハカセットはむき出しの状態、ウエハケースに収納された状態のいずれでも構わない。

【0025】 ベイ間搬送路2に沿ってベイ間搬送ライン3が設置され、該ベイ間搬送ライン3に接してカセットストック4が設けられている。このベイ間搬送ライン3は処理装置5の影響を受けないこと、搬送能力を確保することから通常有軌道のベイ間搬送車6が天井部分近傍に設置される。ベイ内搬送ライン1は前記カセットスト

ツカ4を端部としてベイ間搬送路2から外側に延び、このベイ間搬送路2に沿って処理装置5が配置される。ベイ内搬送ライン1は任意位置でのウエハ容器7の着脱が可能でウエハ容器7が複数台配置できるベイ内搬送車8によって一般に構成される。

【0026】前記搬送ラインとは独立に各処理装置5からは装置インターフェイス9を介して検査搬送ライン10が構築されている。該検査搬送ライン10には複数の搬送ユニット11を有している。検査搬送ライン10は片側ベイ内で共通のライン10aを持ち、さらにベイ間で別ライン10bに集約され検査、解析装置エリア12と結合されている。ここで、搬送ラインは密閉状態に近い空間を形成し、清浄化された空気あるいは不活性ガスで内部を保つことでウエハが搬送中に汚染されることを防止する。

【0027】該検査、解析装置エリア12はストック13、検査装置エリア14、解析装置エリア15から構成される。ここで、検査装置は使用頻度が高く日常的に使用する例えば膜厚測定装置等を指す。これに対して、解析装置とは詳細不明の不良がウエハに発生した場合等に使用する原子、分子レベルの測定を主に指す。

【0028】ウエハ容器7を載置したベイ内搬送車8がベイ内搬送ライン1に沿って移動し処理装置5前に停止しウエハ容器7の授受が行われる。各処理装置5は処理装置毎に製品着工のルールが決まっており、例えば検査ウエハを製品ウエハ着工前に通常プロセス条件で処理しウエハ表面に付着した異物数が一定の管理数以下であれば製品ウエハを着工し、管理数を越えた場合はメンテナンスを実施する等がある。

【0029】処理装置5から取りだされた検査ウエハ16は装置インターフェイス9を介して検査搬送ライン10で搬送され、検査、解析エリア12に送られる。検査、解析エリア12ではウエハカセット等に取付けられた来歴カードにより選別され実施すべき検査装置、あるいは解析装置に送られる。検査装置が込み合うなどして即測定が開始できない場合あるいは検査終了後のウエハはストック13に保管される。

【0030】個々の検査結果は情報系を通して処理装置5に送られ製品ウエハの着工可否が決められる。特に、ウエハに異常が発見された場合は解析装置（例えば、電子線やX線を使用した原子、分子同定装置など）エリア15で詳細に分析し、装置異常あるいはプロセス異常の対策に役立てる。

【0031】検査搬送ライン10の搬送負荷は低く、検査結果は短時間で処理装置5側にフィードバックできるため製品ウエハの着工待ち時間、あるいは装置故障の回復時間が短縮できる。

【0032】図1では検査搬送ライン10が全ての処理装置5に対して設置されているが、例えば処理性能が安定して検査頻度の低い処理装置5の検査搬送ライン10

の設置を省き検査はベイ内搬送ライン1を使用し、検査頻度の高い処理装置5群に限定して構築することで設備投資抑制と搬送負荷低減のバランスを取ることも可能である。

【0033】図2は本方法を実現する装置構成の一実施例である。処理装置5の全面にベイ内搬送車8との間でウエハ容器7のやり取りをするロードロック部17がある。該ロードロック部17は、複数のウエハ容器7を固定するウエハ容器固定部18とウエハ容器7からウエハを取り出し処理装置5に供給、あるいは回収するアーム19を有するハンドリング部20から構成される。該ハンドリング部20に隣接して検査ウエハ16を回収するインターフェイス部21が設置されている。インターフェイス部21は検査ウエハ16の回収機構ばかりで無く検査ウエハ16、さらにウエハ容器7をストックできる保管機構22をウエハ搬送面の上下に設けることでさらに不要な搬送の削除が可能となる。

【0034】製品ウエハ検査を実施する場合、最初にロードロック部17から引き出し処理装置5内の処理を経た検査ウエハ16を再びアーム19で回収しインターフェイス部21に戻す。インターフェイス部21の検査ウエハ16は上下機構23により上方に押し上げられ検査搬送ライン10に入り、検査、解析装置エリア12に運ばれ随時ウエハ検査が実施される。

【0035】図3は本方法を実現する装置構成の他の一実施例である。ロードロック部17に上下機構22を有し検査ウエハ16を回収後、ウエハ容器7は検査搬送ライン10と同等の高さまで移動後、検査搬送ライン10に移送される。本方法によれば処理装置5の床面積を増加させることなく検査搬送ライン10へのウエハ供給が可能となる。

【0036】図4はインターフェイス部21から検査ウエハ16を回収するための枚葉ウエハケース24を使用する場合の一実施例を示している。図3においてはウエハ容器7の移動を前提としているが搬送系の体積を考慮すると検査ウエハ16のみを搬送するのが良く、さらにウエハを枚葉ウエハケース24に入れることで搬送中の塵埃付着防止を搬送系内の必要清浄度を低く抑えた状態で可能となる。

【0037】ロードロック部17には未使用の検査ウエハ16が枚葉ウエハケース24に挿入された状態で複数個が重なった状態で上下機構22上に載置されている。最上部のウエハより順次処理後、枚葉ウエハケース24に戻されケース毎検査搬送ライン10で運ばれる。

【0038】図2-4で上下機構23は処理装置5と一体化しているが別個の機構として設置してもよい。

【0039】図5は検査搬送ライン10の外観図である。床下あるいは装置裏面は装置毎に必要なユーティリティ、スペースが異なるため搬送系を構築する際干渉が生じやすい。そこで、処理装置5正面の天井部分に搬送系

を構築する。有軌道の搬送ユニット 11 にウエハケースを固定することでベイ毎の検査ウエハ 16 を回収する。

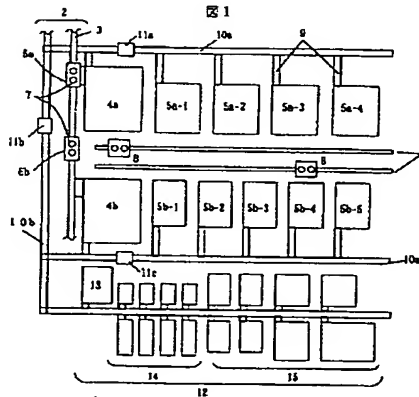
【0040】検査搬送ライン 10 はベイ内搬送ライン 1、ベイ間搬送ライン 3 と干渉しないように、処理装置 5 全面の天井部分あるいは床下部分に構築するのが良い。但し、天井部分での搬送は、エアフィルタ直下で清浄度が高くウエハをむき出しの状態での搬送が可能であるが装置全面の空気の流れを乱すためウエハを立てた状態で搬送させる必要がある。

【0041】図 5 は検査、解析装置エリア 12 を別階に設置したクリーンルームの外観図である。検査搬送ライン 10 が収束した箇所で、エレベータ 25 によって処理装置 5 が設置されている階と別階に設けた検査、解析装置エリア 12 と結合されている。検査、解析装置エリア 12 を別階に設けることで、各処理装置 5 からの距離を最短にでき、かつ人の出入りの多い該検査、解析装置エリア 12 を隔離できると共に、検査熟練者を専属に配置することで、検査の迅速化および検査信頼性の確保が容易となる。

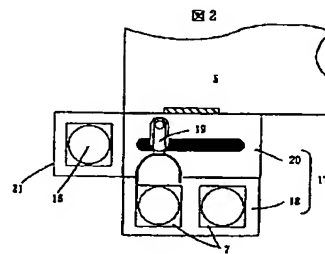
【図面の簡単な説明】

【図 1】本発明のクリーンルーム基本構成である。

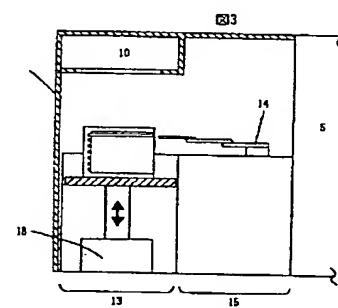
【図 1】



【図 2】



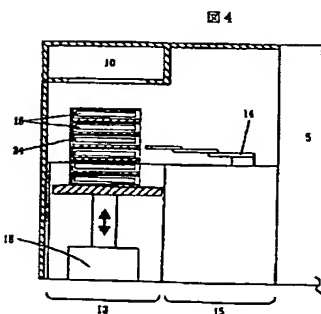
【図 3】



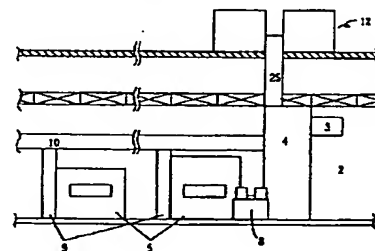
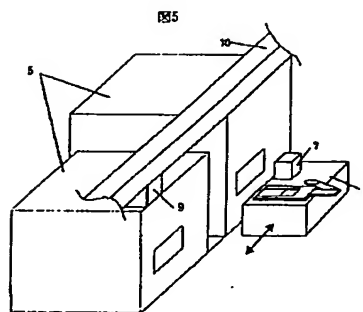
【図 6】

図 5

【図 4】



【図 5】



【図 2】装置組み込み型インターフェイス構成の一実施例である。

【図 3】装置組み込み型インターフェイス構成の一実施例である。

【図 4】4 枚葉のウエハケースを使用する装置前面に設置するインターフェイスの基本構成である。

【図 5】検査ウエハ搬送路を示す図である。

【図 6】検査、解析エリアを別階に有したクリーンルーム構成である。

【符号の説明】

1 : ベイ内搬送ライン、2 : ベイ間搬送路、3 : ベイ間搬送ライン、4 : カセットストック、5 : 処理装置、6 : ベイ間搬送車、7 : ウエハ容器、8 : ベイ内搬送車、9 : 装置インターフェイス、10 : 検査搬送ライン、11 : 搬送ユニット、12 : 検査、解析装置エリア、13 : ストック、14 : 検査装置エリア、15 : 解析装置エリア、16 : 検査ウエハ、17 : ロードロック部、18 : ウエハ容器固定部、19 : アーム、20 : ハンドリング部、21 : インターフェイス部、22 : 保管機構、23 : 上下機構、24 : 枚葉ウエハケース、25 : エレベータ。